

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re U.S. Patent Application)

Applicant: Tanaka et al.)

Serial No.)

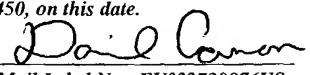
Filed: July 22, 2003)

For: SUBSTRATE FOR LIQUID CRYSTAL)
DISPLAY, LIQUID CRYSTAL DISPLAY)
HAVING THE SAME, AND METHOD OF)
MANUFACTURING THE SAME)

Art Unit:)

I hereby certify that this paper is being deposited with the United States Postal Service as EXPRESS MAIL in an envelope addressed to: Mail Stop PATENT APPLICATION, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450, on this date.

July 22, 2003
Date


Express Mail Label No.: EV032730876US

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicants claim foreign priority benefits under 35 U.S.C. § 119 on the basis of the foreign application identified below:

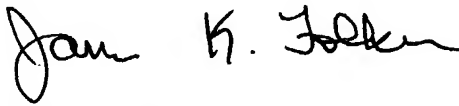
Japanese Patent Application No. 2002-217569, filed July 26, 2002

A certified copy of the priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By



James K. Folker

Registration No. 37,538

July 22, 2003

300 South Wacker Drive
Suite 2500
Chicago, Illinois 60606
Telephone: 312.360.0080
Facsimile: 312.360.9315

1-20.11.0001
312.360.0080

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application: 2002年 7月26日

出 願 番 号
Application Number: 特願2002-217569

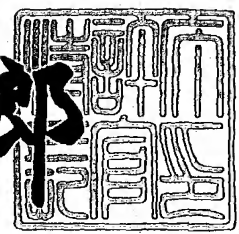
[ST.10/C]: [JP2002-217569]

出 願 人
Applicant(s): 富士通ディスプレイテクノロジーズ株式会社

2003年 4月18日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3027963

【書類名】 特許願

【整理番号】 0240312

【提出日】 平成14年 7月26日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/1345

【発明の名称】 液晶表示装置用基板及びそれを備えた液晶表示装置及びその製造方法

【請求項の数】 5

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内

 【氏名】 田中 義規

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内

 【氏名】 長瀬 洋二

【特許出願人】

 【識別番号】 302036002

 【氏名又は名称】 富士通ディスプレイテクノロジーズ株式会社

【代理人】

 【識別番号】 100101214

 【弁理士】

 【氏名又は名称】 森岡 正樹

【手数料の表示】

 【予納台帳番号】 047762

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0209448

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置用基板及びそれを備えた液晶表示装置及びその製造方法

【特許請求の範囲】

【請求項 1】

基板上に互いに並列して形成された第 1 のバスラインと、

前記第 1 のバスライン上に形成された絶縁膜を介して前記第 1 のバスラインに交差して、互いに並列して形成された第 2 のバスラインと、

前記第 1 及び第 2 のバスラインのいずれか一方と同一の形成材料で形成されて前記第 1 又は第 2 のバスラインにそれぞれ電氣的に接続され、前記基板表面に実装される半導体チップの一端子に接続される第 1 の端子部と、

前記第 1 及び第 2 のバスラインの他方と同一の形成材料で形成され、前記半導体チップの他端子に接続される第 2 の端子部と、

前記第 2 の端子部に電氣的に接続され、前記基板の端部に配置されて外部からの信号が入力する第 3 の端子部と、

前記第 1 の端子部に電氣的に接続された接続配線と、

前記接続配線を介して前記第 1 又は第 2 のバスラインに電氣的に接続され、前記基板の端部であって面取りする際に除去される位置に配置された共通配線と

を有することを特徴とする液晶表示装置用基板。

【請求項 2】

基板上に互いに絶縁膜を介して交差して形成された第 1 及び第 2 のバスラインと、

前記第 1 及び第 2 のバスラインのいずれか一方と同一の形成材料で形成されて前記第 1 又は第 2 のバスラインにそれぞれ電氣的に接続され、前記基板表面に実装される半導体チップの一端子に接続される端子部と、

前記半導体チップが実装される領域に形成されて前記端子部にそれぞれ接続され、検査用プローブピンが接触する別の端子部と

を有することを特徴とする液晶表示装置用基板。

【請求項 3】

第 1 の基板と、前記第 1 の基板表面に実装された半導体チップと、前記第 1 の基板に対向配置されて貼り合わされた第 2 の基板と、前記第 1 及び第 2 の基板間に封止された液晶とを備えた液晶表示装置において、

前記第 1 の基板は、請求項 1 又は 2 に記載の液晶表示装置用基板であることを特徴とする液晶表示装置。

【請求項 4】

絶縁膜を介して互いに交差して形成された複数のバスラインを備えた第 1 の基板と、前記第 1 の基板に対向配置された第 2 の基板との間に液晶を封止し、

前記第 1 及び第 2 の基板の端部を研磨して面取りするとともに、前記第 1 の基板の端部に形成され、前記複数のバスラインに接続された共通配線を除く液晶表示装置の製造方法において、

前記第 1 の基板に、請求項 1 又は 2 に記載の液晶表示装置用基板を用いることを特徴とする液晶表示装置の製造方法。

【請求項 5】

絶縁膜を介して互いに交差して形成された複数のバスラインを備えた第 1 の基板と、前記第 1 の基板に対向配置された第 2 の基板との間に液晶を封止し、

前記第 1 及び第 2 の基板の端部を研磨して面取りするとともに、前記第 1 の基板の端部に形成され、前記複数のバスラインに接続された共通配線を除く、

前記複数のバスラインにそれぞれ接続された複数の端子部を互いに接続するように導電性を有するペーストを塗布すること

を特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、情報機器の表示部等に用いられる液晶表示装置用基板及びそれを備えた液晶表示装置及びその製造方法に関する。

【0002】

【従来の技術】

液晶表示装置を動作させるために用いられるドライバ IC（半導体チップ）の

実装方法には、COG (Chip On Glass) 実装、TAB (Tape Automated Bonding) 実装及びCOF (Chip On Film) 実装等がある。COGは、画像表示に必要な映像信号や制御信号を出力するドライバICを直接ガラス基板表面に実装するため、近年要求されている液晶表示装置の狭額縁化に対応可能である。ドライバICの信号出力側の端子は、表示領域から延伸する複数のゲートバスラインやドレインバスラインに接続された複数の端子部に、 bumps を介してそれぞれ接続される。ドライバICの信号入力側の端子は、別途設けられるFPC (Flexible Printed Circuit) に接続された端子部に bumps を介して接続される。一部の信号入力側端子は、ガラス基板上に形成されたパネル内配線によりカスケード接続される。

【0003】

また、液晶表示装置には、製造工程中に発生する静電気により薄膜トランジスタ (TFT; Thin Film Transistor) 素子等が破壊されるのを防止するため、各バスラインを同電位にする共通配線が配置されている。共通配線は各バスラインに電氣的に接続され、ガラス基板の端部に配置されている。

【0004】

図7は、液晶表示装置の製造工程の一部を示すフローチャートである。まず、それぞれの工程で製造されたTFT基板及び対向基板の表面(対向面)に、配向膜を塗布する(ステップS1)。次に、必要であれば両基板表面の配向膜にラビング処理を行う(ステップS2)。次に、一方の基板に例えば球状のスペーサを散布する(ステップS3)。次に、他方の基板のパネル毎の外周にシール材を塗布して両基板を貼り合わせ、貼り合わせ基板を作製する(ステップS4)。次に、両基板をそれぞれ所定形状に切断し、貼り合わせ基板をパネル毎に分断する(ステップS5)。次に、分断された貼り合わせ基板間に液晶を注入して封止し、液晶表示パネルを作製する(ステップS6)。

【0005】

次に、液晶表示パネル表面に付着した液晶等を除去するため、液晶表示パネル

を洗浄し、その後乾燥させる（ステップS7）。次に、ガラス基板の切断面での割れ欠けを防止するために、各基板の端部を研磨して面取りする（ステップS8）。次に、液晶表示パネルの外側の面に偏光板をそれぞれ貼り付ける（ステップS9）。両偏光板は、互いの偏光軸がほぼ直交するように配置される。次に、液晶表示パネルの表示検査を行う（ステップS10）。次に、TFT基板の表面にドライバICを実装する（ステップS11）。以上の工程を経て液晶表示装置が完成する。

【0006】

検査工程（ステップS10）の前には、バスライン毎に所定の信号を入力して液晶表示装置を正常に動作させるために、各バスラインを電氣的に分離する必要がある。通常は、パネル分断工程（ステップS5）又は面取り工程（ステップS8）で共通配線を除去し、各バスラインを電氣的に分離している。あるいは検査工程の前に、共通配線と各バスラインとの接続部にレーザー光を照射して切断し、各バスラインを電氣的に分離している。

【0007】

図8は、従来の液晶表示装置の構成を示している。図8に示すように、液晶表示装置は、周囲に塗布されたシール材（図示せず）を介して貼り合わされたTFT基板102と対向基板104とを有している。TFT基板102には、図の左右方向に延びる複数のゲートバスライン112と、ゲートバスライン112に不図示の絶縁膜を介して交差して図の上下方向に延びる複数のドレインバスライン114とが形成されている。TFT基板102の左方の端部には、複数のドライバICがCOG実装されるドライバIC実装領域118が設けられている。各ゲートバスライン112の左端には、ドライバIC実装領域118内に配置された端子部116がそれぞれ形成されている。

【0008】

TFT基板102の下方の端部には、複数のドライバICがCOG実装されるドライバIC実装領域124が設けられている。各ドレインバスライン114の下端には、ドライバIC実装領域124内に配置された端子部122がそれぞれ形成されている。

【0009】

図8では、パネル分断工程（ステップS5）で既に除去されている共通配線120、126を示している。共通配線120はTFT基板102の図中右方に配置され、各ゲートバスライン112に電氣的に接続されている。共通配線126はTFT基板102の図中上方に配置され、各ドレインバスライン114に電氣的に接続されている。図示していないが、共通配線120と共通配線126とは、例えば絶縁膜を開口して形成されたコンタクトホールを介して電氣的に接続されている。

【0010】

ドライバIC実装領域124の図中下方には、外部からの信号を入力するためのFPC圧着領域130が形成されている。FPC圧着領域130には、FPC側の端子に接続される端子部132、133が形成されている。端子部133は、ドライバIC実装領域124の端子部123に電氣的に接続されている。端子部132は、ドライバIC実装領域118の端子部117に、パネル内配線141を介して電氣的に接続されている。図中上方のドライバIC実装領域118の端子部117は、図中下方のドライバIC実装領域118の端子部117'に、パネル内配線140を介して接続されている。これにより、ドライバIC実装領域118に実装される複数のドライバICはカスケード接続される。

【0011】

このように、TFT基板102及び対向基板104はドライバIC実装領域118、124側の端部で段違いに配置されており、TFT基板102の素子形成面が露出する構成になっている。

【0012】

図9は、従来の液晶表示装置の他の構成を示している。図9に示すように、ゲートバスライン112に電氣的に接続された共通配線121は、TFT基板102のドライバIC実装領域118側に形成されている。また、ドレインバスライン114に電氣的に接続された共通配線127は、TFT基板2のドライバIC実装領域124側に形成されている。このため、検査工程（ステップS10）の前には、切断線αにレーザ光を照射してゲートバスライン112と共通配線12

1 との接続部を切断し、切断線 β にレーザ光を照射してドレインバスライン 114 と共通配線 127 との接続部を切断して、各バスライン 112、114 を電氣的に分離する必要がある。

【0013】

【発明が解決しようとする課題】

しかしながら、図 8 に示す構成では、パネル分断工程（ステップ S5）で共通配線 120、126 が切り離され、ゲートバスライン 112、ドレインバスライン 114 が互いに電氣的に分離されるため、それ以降の工程（例えば液晶注入工程（ステップ S6））で発生した静電気により TFT 素子が破壊されてしまうおそれがあるという問題が生じる。

【0014】

この問題を解決するために、パネル分断工程で分断される位置より内側であって面取り工程（ステップ S8）で除去される位置に共通配線 120、126 を配置する構成がある。しかし、共通配線 120、126 を面取り工程で除去するためには、共通配線 120、126 を配置する端部側でも TFT 基板 102 と対向基板 104 とを段違いに配置して、TFT 基板 102 の共通配線 120、126 形成面を露出させる必要がある。このため、TFT 基板 102 の基板サイズが大きくなってしまい、液晶表示装置の額縁領域の面積が広がってしまうという問題が生じる。

【0015】

また、図 9 に示す構成では、レーザ光を照射して各バスライン 112、114 を電氣的に分離する切断工程が新たに必要になるため、液晶表示装置の製造工程が増加してしまうという問題が生じる。さらに、レーザ光を照射した際に溶融して飛散した金属により、ドライバ IC 実装時に接続不良が生じるおそれがあるという問題が生じる。

【0016】

図 10 は、従来の液晶表示装置のさらに他の構成を示している。ゲートバスライン 112 側のドライバ IC には、外部から入力される信号が比較的少なく、外部から接続される配線も例えば数本程度であり比較的少ない。このため、図 10

に示すように、ゲートバスライン 1 1 2 側のドライバ I C 実装領域 1 1 8 の端子部 1 1 7 をドライバ I C 実装領域 1 1 8 の短辺側（図 1 0 の辺 C 側）に配置できる。このようにすれば、ゲートバスライン 1 1 2 を T F T 基板 1 0 2 の左端まで引き出すことができるため、共通配線 1 2 1 を面取り工程（ステップ S 8）で除去される位置に配置できる。これにより、面取り工程まで T F T 素子の静電破壊を防止できる。

【 0 0 1 7 】

しかし、ゲートバスライン 1 1 2 側のドライバ I C への入力信号数が多く、接続される配線が多い液晶表示装置では、ドライバ I C 実装領域 1 1 8 の短辺側の幅が広がってしまう。このため、液晶表示装置の狭額縁化が困難になってしまうという問題が生じる。

【 0 0 1 8 】

本発明の目的は、T F T 素子の静電破壊を防止でき、狭額縁化が可能な液晶表示装置用基板及びそれを備えた液晶表示装置及びその製造方法を提供することにある。

【 0 0 1 9 】

【課題を解決するための手段】

上記目的は、基板上に互いに並列して形成された第 1 のバスラインと、前記第 1 のバスライン上に形成された絶縁膜を介して前記第 1 のバスラインに交差して、互いに並列して形成された第 2 のバスラインと、前記第 1 及び第 2 のバスラインのいずれか一方と同一の形成材料で形成されて前記第 1 又は第 2 のバスラインにそれぞれ電氣的に接続され、前記基板表面に実装される半導体チップの一端子に接続される第 1 の端子部と、前記第 1 及び第 2 のバスラインの他方と同一の形成材料で形成され、前記半導体チップの他端子に接続される第 2 の端子部と、前記第 2 の端子部に電氣的に接続され、前記基板の端部に配置されて外部からの信号が入力する第 3 の端子部と、前記第 1 の端子部に電氣的に接続された接続配線と、前記接続配線を介して前記第 1 又は第 2 のバスラインに電氣的に接続され、前記基板の端部であって面取りする際に除去される位置に配置された共通配線とを有することを特徴とする液晶表示装置用基板によって達成される。

【 0 0 2 0 】

【発明の実施の形態】

〔第 1 の実施の形態〕

本発明の第 1 の実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置及びその製造方法について図 1 乃至図 3 を用いて説明する。図 1 は、本実施の形態による液晶表示装置の概略構成を示している。図 1 に示すように、液晶表示装置は、T F T 素子や画素電極等が画素領域毎に形成された T F T 基板 2 と、カラーフィルタ (C F ; C o l o r F i l t e r) 等が形成された対向基板 4 とを対向させて貼り合わせ、両基板 2、4 間に液晶を封入した構造を有している。

【 0 0 2 1 】

T F T 基板 2 には、互いに並列して図中左右方向に延びる複数のゲートバスライン 1 2 と、ゲートバスライン 1 2 上に形成された絶縁膜を介してゲートバスライン 1 2 に交差して、互いに並列して図中上下方向に延びる複数のドレインバスライン 1 4 とが形成されている。

【 0 0 2 2 】

なお図 1 では、完成した液晶表示装置では既に除去されている共通配線 2 0、2 6 を併せて示している。ゲートバスライン 1 2 の図中右端には、ゲートバスライン 2 0 と同一の形成材料で形成された共通配線 2 0 が配置されている。共通配線 2 0 は、各ゲートバスライン 2 0 に電氣的に接続されている。ドレインバスライン 1 4 の図中下端には、ドレインバスライン 1 4 と同一の形成材料で形成された共通配線 2 6 が配置されている。共通配線 2 6 は、各ドレインバスライン 1 4 に電氣的に接続されている。共通配線 2 0 と共通配線 2 6 とは、例えば絶縁膜を開口して形成された不図示のコンタクトホールを介して電氣的に接続されている。共通配線 2 0、2 6 は、後程説明するように、面取り工程で T F T 基板 2 の端部を研磨して面取りする際に除去される。本例では共通配線 2 0、2 6 が各バスライン 1 2、1 4 に直接接続されているが、T F T 等の非線形素子や高抵抗材料を介して接続されていてもよい。

【 0 0 2 3 】

TFT基板2の右側の端部には、複数のゲートバスライン12を駆動するドライバIC18がCOG実装されている。また、TFT基板2の下側の端部には、複数のドレインバスライン14を駆動するドライバIC24がCOG実装されている。これらのドライバIC18、24は、不図示の制御回路から出力された所定の信号に基づいて、走査信号やデータ信号を所定のゲートバスライン12あるいはドレインバスライン14に出力するようになっている。

【0024】

図2は、本実施の形態による液晶表示装置用基板であるTFT基板2の共通配線20近傍の構成を示している。図3は、図2のA-A線で切断したTFT基板2の断面図を示している。なお、図2及び図3に示すTFT基板2は、基板の端部を研磨する面取り工程はまだ行われていないものとする。図2及び図3に示すように、TFT基板2は、後のドライバIC実装工程でドライバIC18がCOG実装されるドライバIC実装領域28を共通配線20の内側に有している。ゲートバスライン12の図中右端部には、ドライバIC18からの信号が入力される端子部30（第1の端子部）が形成されている。端子部30上には、例えばITO等の透明導電膜からなる保護導電膜32が形成されている。保護導電膜32は、端子部30上の絶縁膜70（保護膜を含む）を開口して形成されたコンタクトホールを介して端子部30に電氣的に接続されている。端子部30は、ゲートバスライン12と同様に図2の左右方向に延びる接続配線34を介して、共通配線20に電氣的に接続されている。端子部30、接続配線34及び共通配線20は、ガラス基板10上にゲートバスライン12と同一の形成材料でゲートバスライン12と同時に形成されている。

【0025】

TFT基板2上には、外部からの信号が入力する端子部44（第3の端子部）が形成されている。端子部44上には、例えばITO等の透明導電膜からなる保護導電膜38が形成されている。保護導電膜38は、端子部44上の絶縁膜70を開口して形成されたコンタクトホールを介して端子部44に電氣的に接続されている。またTFT基板2上には、外部から入力された信号をドライバIC18に出力する端子部42（第2の端子部）が形成されている。端子部42上には、

例えばITO等の透明導電膜からなる保護導電膜40が形成されている。保護導電膜40は、端子部42上の絶縁膜70を開口して形成されたコンタクトホールを介して端子部42に電氣的に接続されている。端子部44、42は、ドレインバスライン14と同一の形成材料でドレインバスライン14と同時に形成されている。

【0026】

ドライバIC実装領域28にCOG実装されるドライバIC18は、バンプ36を介して端子部30上の保護導電膜32に接続され、バンプ37を介して端子42上の保護導電膜40に接続される。

【0027】

本実施の形態では、外部から信号が入力する端子部44と、当該信号をドライバIC18、24に出力する端子部42とが、ゲートバスライン12や共通配線20と異なる導電層で形成されている。このため、共通配線20を面取り工程で除去される位置に配置しても、ゲートバスライン12を接続配線34を介して共通配線20に接続できる。これにより、面取り工程までTFT素子の静電破壊を防止できる。また、TFT基板2の製造工程が増加することもない。さらに、端子部30、42、44、接続配線34、共通配線20等を複数の導電層で形成することにより平面的な制約が減少するため、設計工程でTFT基板2の配線等のレイアウトが容易になり、狭額縁設計が可能になる。

【0028】

図示していないが、ドレインバスライン14に接続された共通配線26近傍では、図3に示す構成に対して導電層が入れ替わった構成になる。すなわち、ドライバIC24からの信号が入力される第1の端子部と、第1の端子部と共通配線26とを接続する接続配線と、共通配線26とは、ドレインバスライン14と同一の形成材料でドレインバスライン14と同時に形成されている。また、外部からの信号が入力する第3の端子部と、外部から入力された信号をドライバIC18に出力する第2の端子部とは、ゲートバスライン12と同一の形成材料でゲートバスライン12と同時に形成されている。ただし、第1の端子部と共通配線26とを接続する接続配線は、基板面に垂直方向に見て端子部42、44に重なら

ないように、迂回させる必要がある。また、ドレインバスライン14を第1の端子部の内側でゲートバスライン12形成層に繋ぎ替えるようにしてもよい。こうすることにより、共通配線26近傍でも図3に示す構成と同様の構成になる。

【0029】

次に、本実施の形態による液晶表示装置の製造方法について、既に示した図7を参照しつつ説明する。まず、それぞれの工程で製造されたTFT基板2及び対向基板4の表面（対向面）に、配向膜を塗布する（図7のステップS1）。次に、必要であれば両基板2、4表面の配向膜にラビング処理を行う（ステップS2）。次に、例えば対向基板4に球状のスペーサを散布する（ステップS3）。次に、例えばTFT基板2のパネル毎の外周にシール材を塗布して両基板2、4を貼り合わせ、貼り合わせ基板を作製する（ステップS4）。次に、両基板2、4をそれぞれ所定形状に切断し、貼り合わせ基板をパネル毎に分断する（ステップS5）。このとき、TFT基板2上の各バスライン12、14は、TFT基板2端部に形成された共通配線20、26により互いに電氣的に接続されている。次に、分断された貼り合わせ基板間に液晶を注入して封止し、液晶表示パネルを作製する（ステップS6）。

【0030】

次に、液晶表示パネル表面に付着した液晶等を除去するため、液晶表示パネルを洗浄し、その後乾燥させる（ステップS7）。次に、ガラス基板10の切断面での割れ欠けを防止するために、面取り装置を用いて各基板2、4の端部を研磨して面取りする（ステップS8）。これにより、図2及び図3に示す線 γ より端部側が除去され、TFT基板2の端部に形成されている共通配線20、24が除去される。線 γ から基板端部までの基板面方向の距離 d は例えば 0.35 ± 0.1 mmであり、基板表面に対する研磨角度 θ は例えば 45° である。なお、図示を省略しているが、TFT基板2の裏面側（図3では下方）も同様に面取りされる。次に、液晶表示パネルの外側の面に偏光板をそれぞれ貼り付ける（ステップS9）。両偏光板は、互いの偏光軸がほぼ直交するように配置される。次に、液晶表示パネルの表示検査を行う（ステップS10）。次に、TFT基板2の表面にドライバIC18、24をCOG実装する（ステップS11）。以上の工程を

経て本実施の形態による液晶表示装置が完成する。

【 0 0 3 1 】

本実施の形態では、パネル分断工程（ステップ S 5）ではなく、面取り工程（ステップ S 8）で共通配線 2 0、2 6 が除去される。このため、液晶注入・封止工程（ステップ S 6）やパネル洗浄・乾燥工程（ステップ S 7）で発生する静電気により、T F T 素子が破壊されるのを防止できる。

【 0 0 3 2 】

〔第 2 の実施の形態〕

次に、本発明の第 2 の実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置及びその製造方法について図 4 及び図 5 を用いて説明する。図 4 は、本実施の形態による液晶表示装置用基板である T F T 基板 2 のドライバ I C 実装領域 2 8 近傍の構成を示している。図 5 は、図 4 の B - B 線で切断した T F T 基板 2 の断面図を示している。図 4 及び図 5 に示すように、本実施例による T F T 基板 2 は、ドライバ I C 実装領域 2 8 内に、端子部 5 0（第 4 の端子部）を有している。端子部 5 0 上には、例えば I T O 等の透明導電膜からなる保護導電膜 5 2 が形成されている。保護導電膜 5 2 は、端子部 5 0 上の絶縁膜 7 0 を開口して形成されたコンタクトホールを介して端子部 5 0 に電氣的に接続されている。端子部 5 0 は、ゲートバスライン 1 2 と同様に図 4 の左右方向に延びる接続配線 5 6 を介して、端子部 3 0 に電氣的に接続されている。端子部 3 0、接続配線 5 6、端子部 5 0 は、ゲートバスライン 1 2 と同一の形成材料でゲートバスライン 1 2 と同時に形成されている。また本実施の形態では、端子部 4 2、4 4 もゲートバスライン 1 2 と同一の形成材料でゲートバスライン 1 2 と同時に形成されている。

【 0 0 3 3 】

図示を省略しているが、T F T 基板 2 は、ドレインバスライン 1 4 側のドライバ I C 2 4 が実装されるドライバ I C 実装領域内に、同様に第 4 の端子部を有している。この端子部は、接続配線を介してドレインバスライン 1 4 に電氣的に接続されている。端子部はドレインバスライン 1 4 と同一の形成材料でドレインバスライン 1 4 と同時に形成されている。

【0034】

次に、本実施の形態による液晶表示装置の製造方法について図7を参照しつつ説明する。本実施の形態では、パネル分断工程（図7のステップS5）で、共通配線が除去されている。その後、パネル洗浄・乾燥工程（ステップS7）の後に、導電性を有するペースト（以下、導電性ペーストという）60を複数の端子部50を接続するように図4の上下方向に塗布する。導電性ペースト60は、例えば樹脂にカーボンを混入して製造され、ペースト塗布装置を用いて塗布される。塗布後の導電性ペースト60は、乾燥して硬化するようになっている。その後、検査工程（ステップS10）の前に、ピンセット等を用いて硬化した導電性ペースト60を剥離する。なお、導電性ペースト60の抵抗値が比較的高ければ、導電性ペースト60を剥離せずに検査できるため、検査工程の後でドライバIC実装工程（ステップS11）の前に剥離してもよい。検査工程では、プローブピン54を端子部50上の保護導電膜52に接触させる。

【0035】

本実施の形態では、パネル分断工程（ステップS5）で共通配線を除去した後においても、パネル洗浄・乾燥工程（ステップS7）の後から、導電性ペースト60を剥離するまで各バスライン12、14が電氣的に接続される。このため、例えば偏光板貼り付け工程（ステップS9）等のラミネート工程で発生する静電気によりTFT素子が破壊されるのを防止できる。

【0036】

また、本実施の形態によれば、検査工程でプローブピン54を端子部50（保護導電膜52）に接触させることにより、ドライバIC18が実装される端子部30表面の損傷を防止できる。

【0037】

本実施の形態では、端子部42、44がゲートバスライン12と同一の形成材料でゲートバスライン12と同時に形成されているが、図3に示す第1の実施の形態のように、ドレインバスライン14と同一の形成材料で同時に形成してもよい。こうすることにより、共通配線を面取り工程（ステップS8）で除去される位置に配置しても、ゲートバスライン12を共通配線に接続できる。これにより

、面取り工程より前に導電性ペースト60を塗布すれば、導電性ペースト60を剥離するまでTFT素子の静電破壊を防止できる。

【0038】

〔第3の実施の形態〕

次に、本発明の第3の実施の形態による液晶表示装置用基板について図6を用いて説明する。図6は、本実施の形態による液晶表示装置用基板であるTFT基板2のドライバIC実装領域28近傍の構成を示している。図6に示すように、接続配線34は、ドライバIC実装領域28の短辺側から引き出され、端子部42、44を迂回して共通配線20に接続されている。また、一部の端子部42は、ドレインバスライン14と同一の形成材料で同時に形成されたパネル内配線62を介して、他のドライバIC実装領域の端子部42に接続されている。これにより、後に実装される複数のドライバIC18がカスケード接続されるようになっている。さらに、本実施の形態では、複数の端子部44がTFT基板2の端部まで延伸され、共通配線20'にそれぞれ接続されている。これにより、複数の端子部44は電氣的に接続される。なお、共通配線20、20'は、面取り工程で除去される。

【0039】

本実施の形態では、接続配線34が端子部42、44を迂回して形成されているため、2層の導電層が絶縁膜70を介して重なって形成される領域の面積が狭くなっている。このため、層間短絡による製品不良の発生が低減できる。

【0040】

また従来の構成では、複数のドライバICがカスケード接続されるTFT基板2では、接続配線34を迂回させて共通配線20に接続することが困難であるため、静電気によりTFT素子が破壊されるのを防止できなかった。しかし本実施の形態によれば、複数のドライバICをカスケード接続するためのパネル配線62が形成されていても、接続配線34を迂回させるのが容易であるため、静電気によりTFT素子が破壊されるのを防止できる。

【0041】

さらに、本実施の形態では、複数の端子部42、44が共通配線20'に接続

されている。このため、複数の端子部 4 2、4 4 を同電位に維持でき、静電気により強い液晶表示装置が実現できる。

【 0 0 4 2 】

本発明は、上記実施の形態に限らず種々の変形が可能である。

例えば、上記実施の形態では、ボトムゲート型の液晶表示装置用基板を例に挙げたが、本発明はこれに限らず、トップゲート型の液晶表示装置用基板にも適用できる。また、TFTプロセスはチャンネルエッチ型、エッチングストッパ型のいずれにも適用可能である。

【 0 0 4 3 】

以上説明した本実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置及びその製造方法は、以下のようにまとめられる。

(付記 1)

基板上に互いに並列して形成された第 1 のバスラインと、

前記第 1 のバスライン上に形成された絶縁膜を介して前記第 1 のバスラインに交差して、互いに並列して形成された第 2 のバスラインと、

前記第 1 及び第 2 のバスラインのいずれか一方と同一の形成材料で形成されて前記第 1 又は第 2 のバスラインにそれぞれ電氣的に接続され、前記基板表面に実装される半導体チップの一端子に接続される第 1 の端子部と、

前記第 1 及び第 2 のバスラインの他方と同一の形成材料で形成され、前記半導体チップの他端子に接続される第 2 の端子部と、

前記第 2 の端子部に電氣的に接続され、前記基板の端部に配置されて外部からの信号が入力する第 3 の端子部と、

前記第 1 の端子部に電氣的に接続された接続配線と、

前記接続配線を介して前記第 1 又は第 2 のバスラインに電氣的に接続され、前記基板の端部であって面取りする際に除去される位置に配置された共通配線と

を有することを特徴とする液晶表示装置用基板。

【 0 0 4 4 】

(付記 2)

付記 1 記載の液晶表示装置用基板において、

前記共通配線は、前記基板の前記半導体チップが実装される端部に配置されていること

を特徴とする液晶表示装置用基板。

【 0 0 4 5 】

(付記 3)

付記 1 又は 2 に記載の液晶表示装置用基板において、

前記第 1 及び第 2 のバスラインにそれぞれ接続され、前記半導体チップが実装される領域に形成された第 4 の端子部をさらに有していること

を特徴とする液晶表示装置用基板。

【 0 0 4 6 】

(付記 4)

基板上に互いに絶縁膜を介して交差して形成された第 1 及び第 2 のバスラインと、

前記第 1 及び第 2 のバスラインのいずれか一方と同一の形成材料で形成されて前記第 1 又は第 2 のバスラインにそれぞれ電氣的に接続され、前記基板表面に実装される半導体チップの一端子に接続される端子部と、

前記半導体チップが実装される領域に形成されて前記端子部にそれぞれ接続され、検査用プローブピンが接触する別の端子部と

を有することを特徴とする液晶表示装置用基板。

【 0 0 4 7 】

(付記 5)

第 1 の基板と、前記第 1 の基板表面に実装された半導体チップと、前記第 1 の基板に対向配置されて貼り合わされた第 2 の基板と、前記第 1 及び第 2 の基板間に封止された液晶とを備えた液晶表示装置において、

前記第 1 の基板は、付記 1 乃至 4 のいずれか 1 項に記載の液晶表示装置用基板であること

を特徴とする液晶表示装置。

【 0 0 4 8 】

(付記 6)

絶縁膜を介して互いに交差して形成された複数のバスラインを備えた第 1 の基板と、前記第 1 の基板に対向配置された第 2 の基板との間に液晶を封止し、

前記第 1 及び第 2 の基板の端部を研磨して面取りするとともに、前記第 1 の基板の端部に形成され、前記複数のバスラインに接続された共通配線を除去する液晶表示装置の製造方法において、

前記第 1 の基板に、付記 1 乃至 4 のいずれか 1 項に記載の液晶表示装置用基板を用いること

を特徴とする液晶表示装置の製造方法。

【 0 0 4 9 】

(付記 7)

絶縁膜を介して互いに交差して形成された複数のバスラインを備えた第 1 の基板と、前記第 1 の基板に対向配置された第 2 の基板との間に液晶を封止し、

前記第 1 及び第 2 の基板の端部を研磨して面取りするとともに、前記第 1 の基板の端部に形成され、前記複数のバスラインに接続された共通配線を除去し、

前記複数のバスラインにそれぞれ接続された複数の端子部を互いに接続するように導電性を有するペーストを塗布すること

を特徴とする液晶表示装置の製造方法。

【 0 0 5 0 】

(付記 8)

付記 7 記載の液晶表示装置の製造方法において、

前記ペーストは、前記第 1 の基板表面に半導体チップを実装する前に除去されること

を特徴とする液晶表示装置の製造方法。

【 0 0 5 1 】

(付記 9)

付記 7 又は 8 に記載の液晶表示装置の製造方法において、

前記第 1 の基板に、付記 1 乃至 4 のいずれか 1 項に記載の液晶表示装置用基板を用いること

を特徴とする液晶表示装置の製造方法。

【 0 0 5 2 】

【発明の効果】

以上の通り、本発明によれば、T F T 素子の静電破壊を防止でき、狭額縁化が可能な液晶表示装置を実現できる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態による液晶表示装置の構成を示す図である。

【図 2】

本発明の第 1 の実施の形態による液晶表示装置用基板の要部構成を示す図である。

【図 3】

図 2 の A - A 線で切断した液晶表示装置用基板の断面図である。

【図 4】

本発明の第 2 の実施の形態による液晶表示装置用基板の要部構成を示す図である。

【図 5】

図 4 の B - B 線で切断した液晶表示装置用基板を示す断面図である。

【図 6】

本発明の第 3 の実施の形態による液晶表示装置用基板の要部構成を示す図である。

【図 7】

液晶表示装置の製造工程を示すフローチャートである。

【図 8】

従来の液晶表示装置の構成を示す図である。

【図 9】

従来の液晶表示装置の他の構成を示す図である。

【図 1 0】

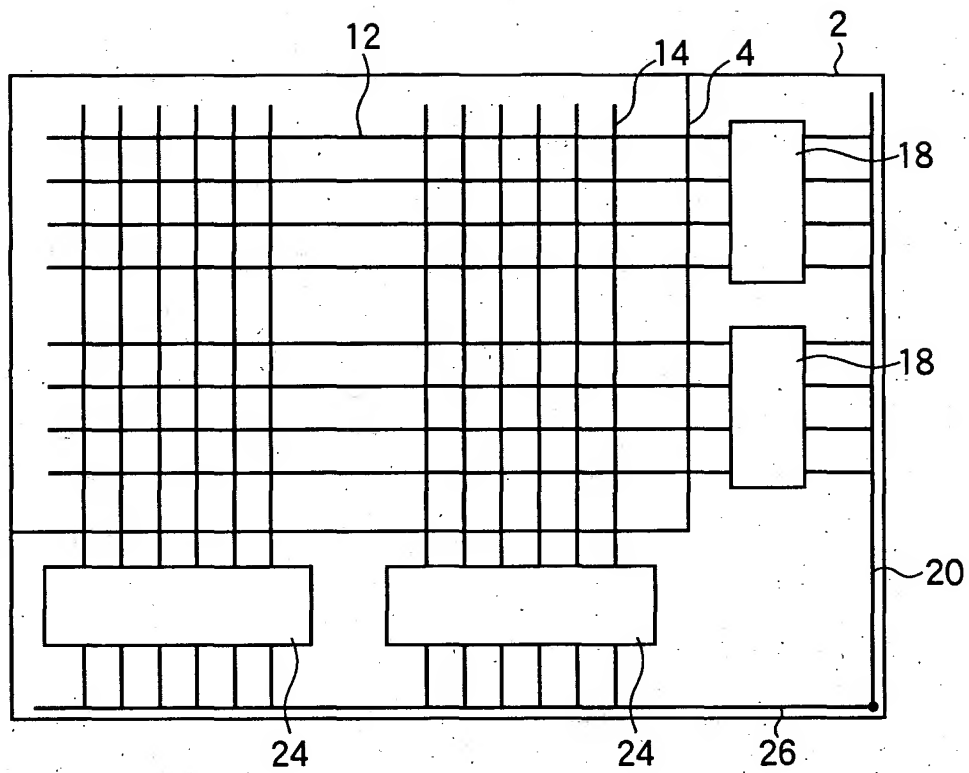
従来の液晶表示装置のさらに他の構成を示す図である。

【符号の説明】

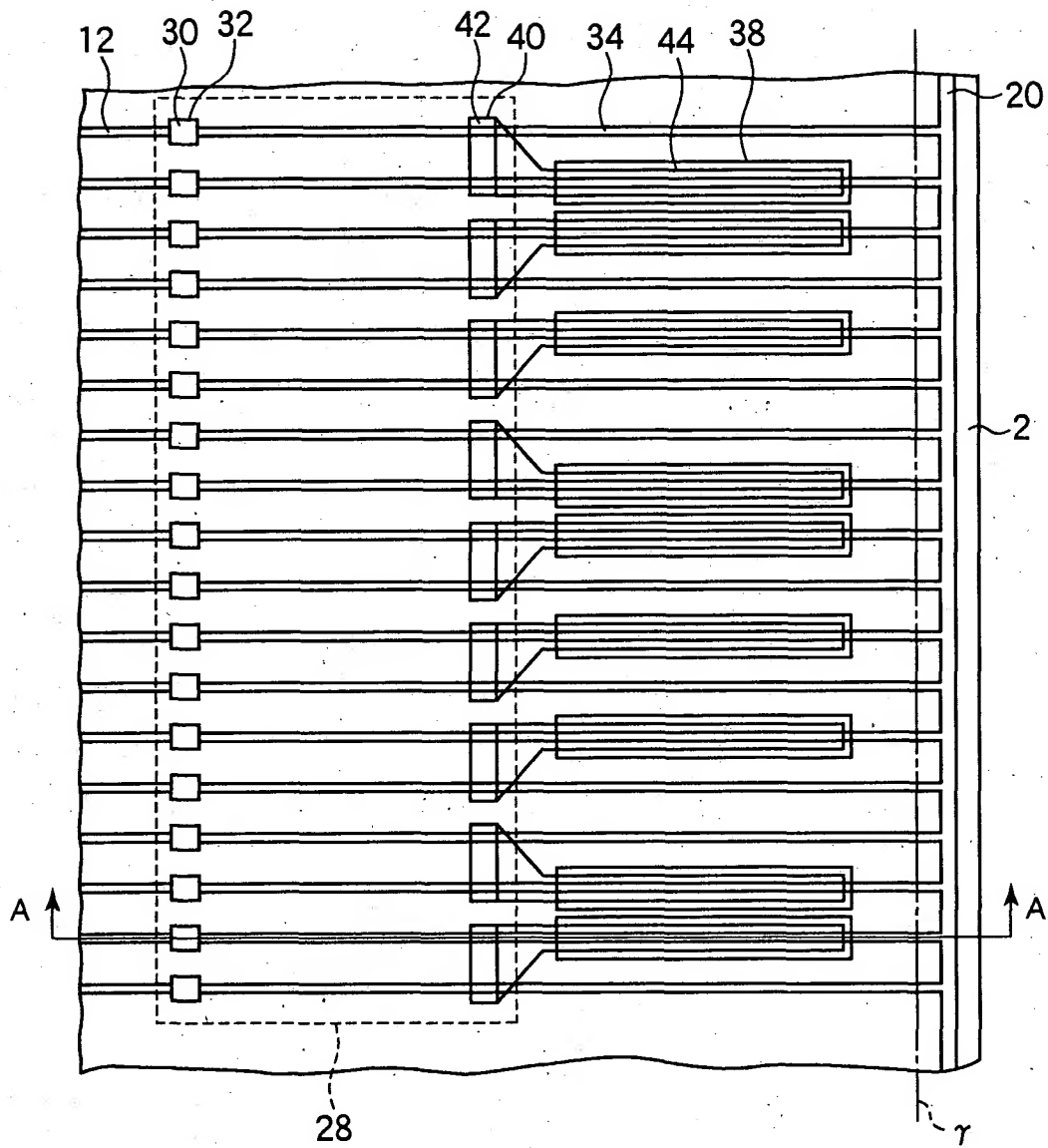
- 2 TFT基板
- 4 対向基板
 - 10 ガラス基板
 - 12 ゲートバスライン
 - 14 ドレインバスライン
 - 18、24 ドライバIC
 - 20、20'、26 共通配線
 - 28 ドライバIC実装領域
 - 30、42、44 端子部
 - 32、38、40、52 保護導電膜
 - 34、56 接続配線
 - 36、37 バンプ
- 50 検査用端子
- 54 プローブピン
- 60 導電性ペースト
- 62 パネル内配線
- 70 絶縁膜

【書類名】 図面

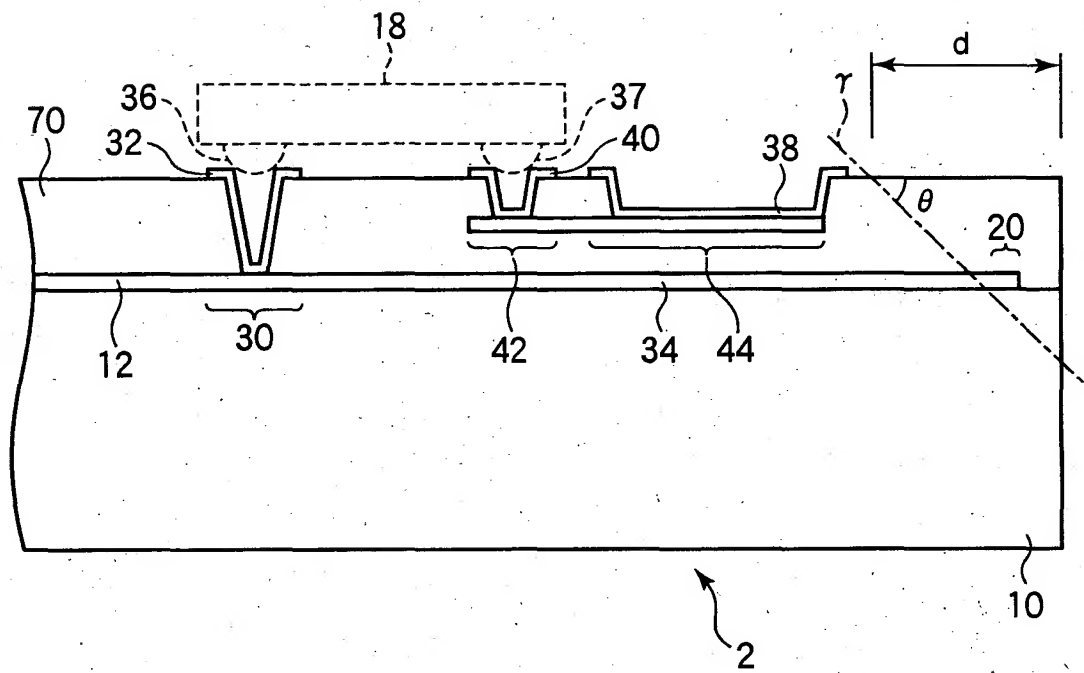
【図 1】



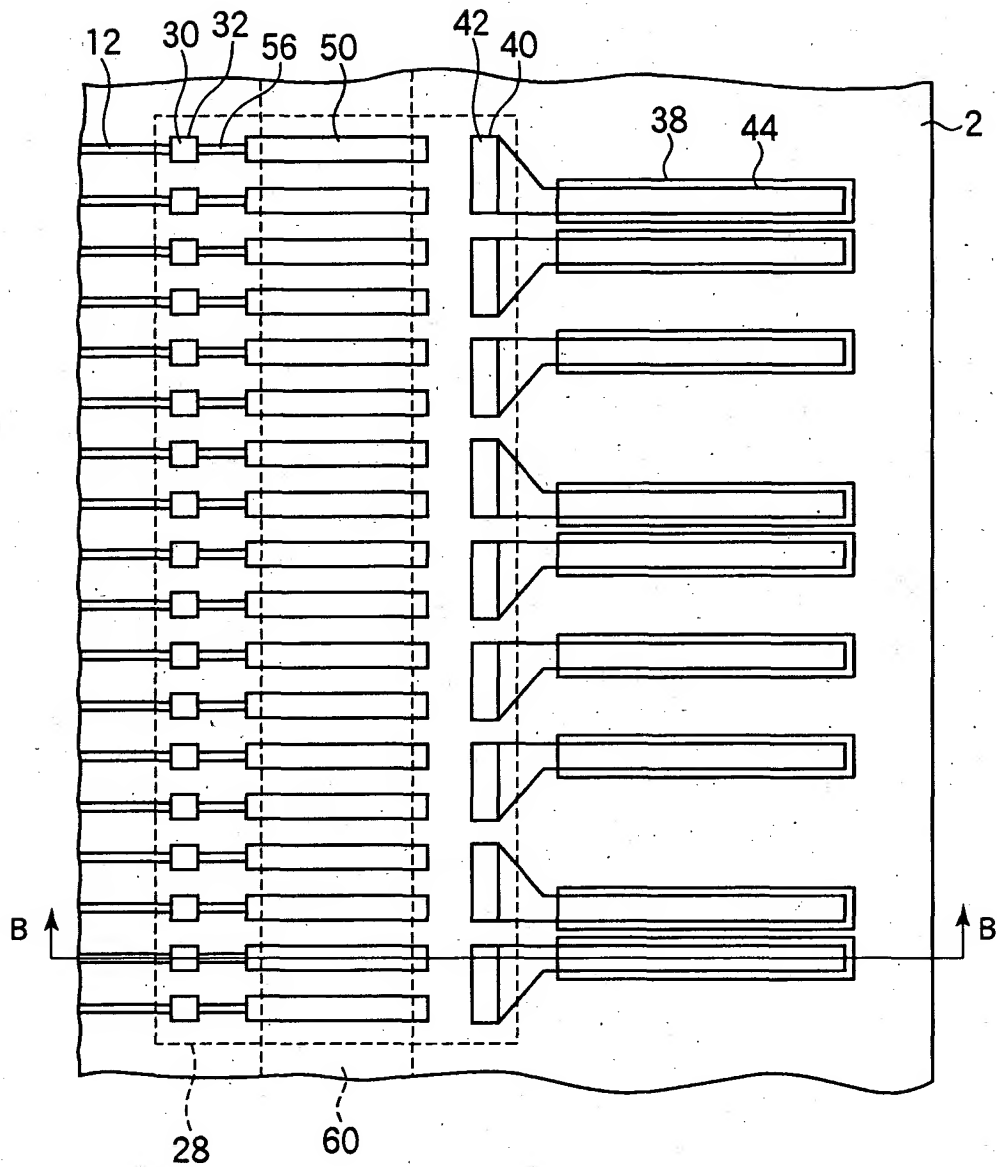
【図 2】



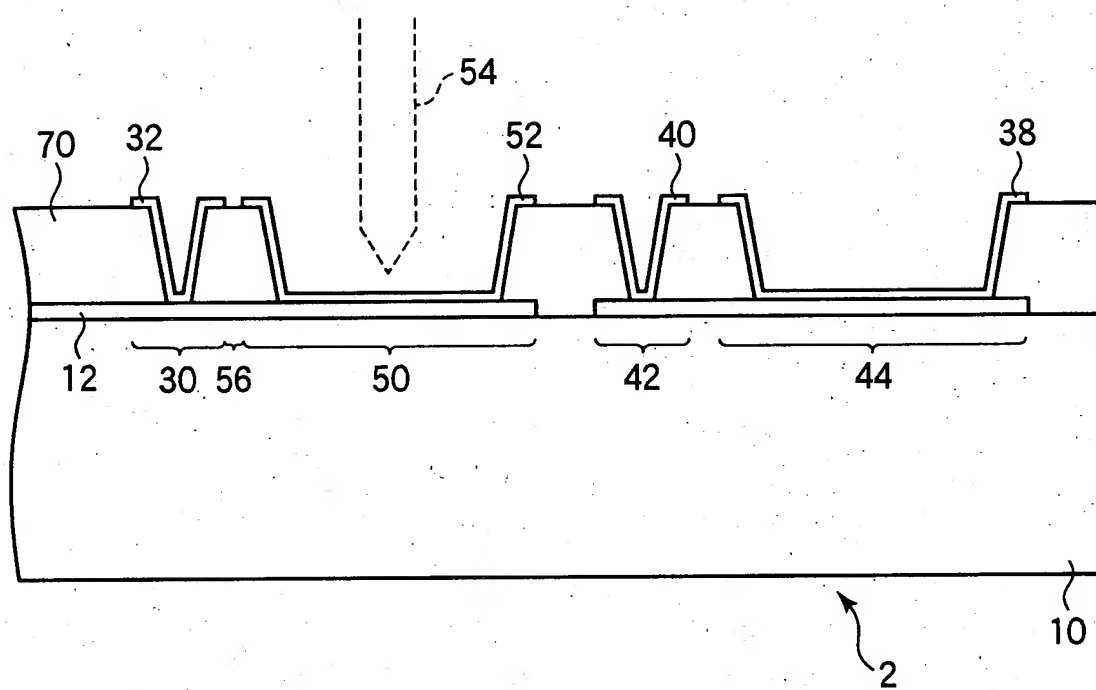
【図 3】



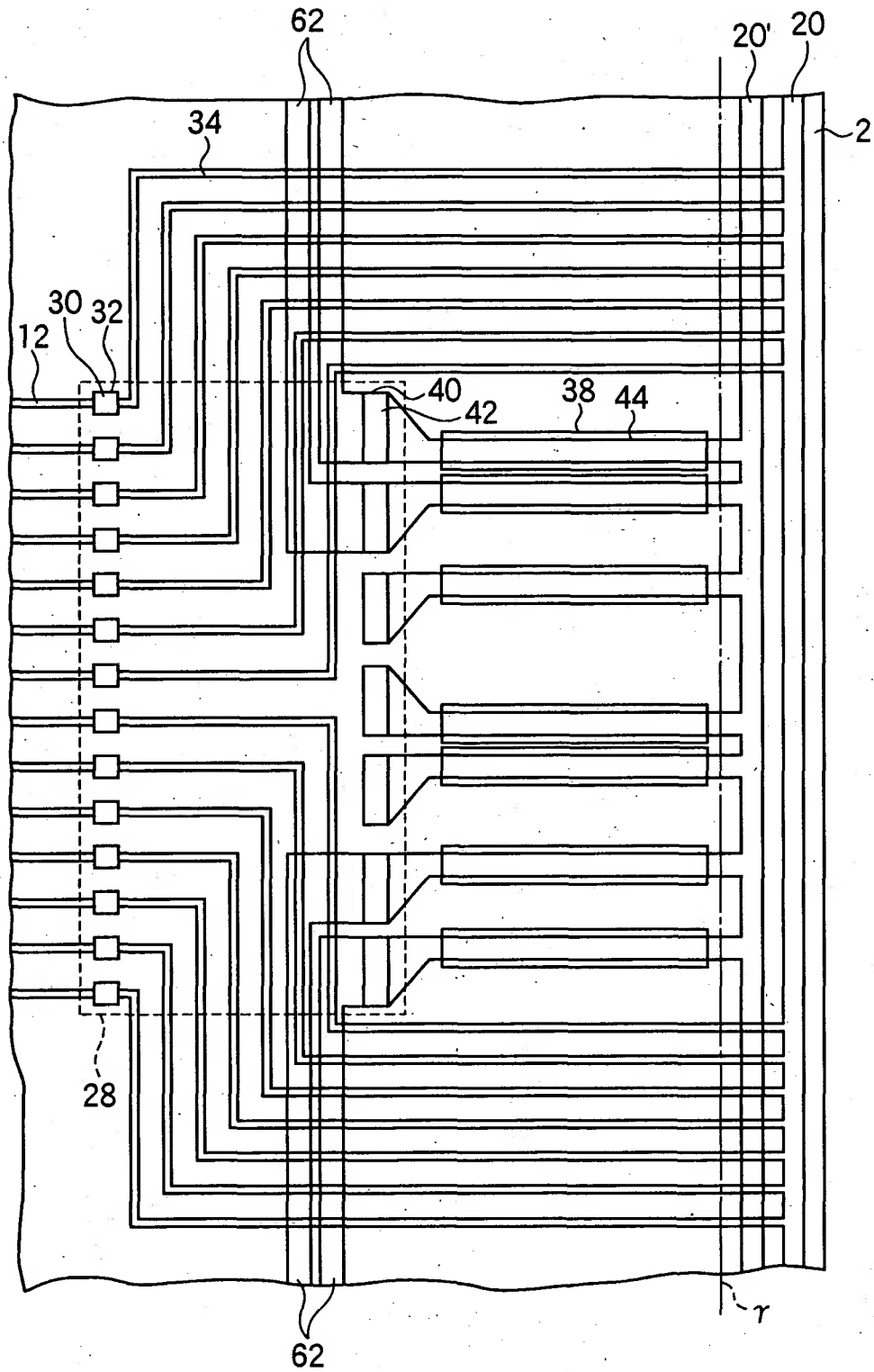
【図 4】



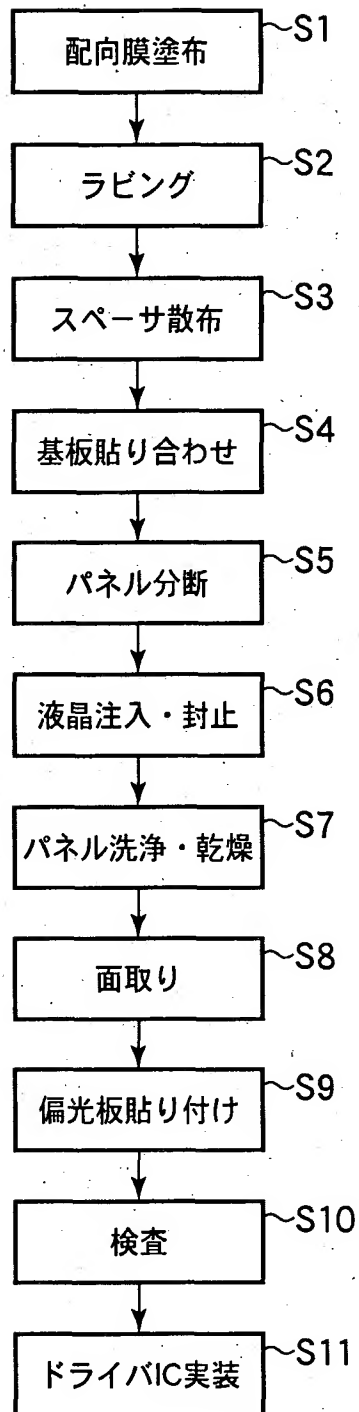
【図 5】



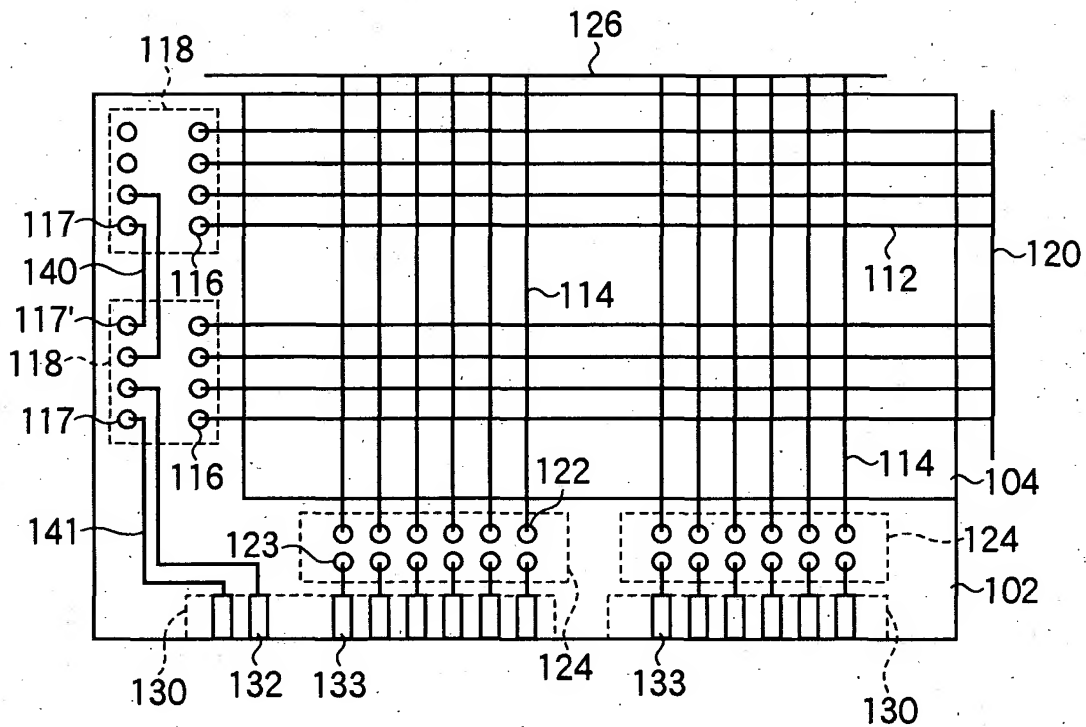
【図 6】



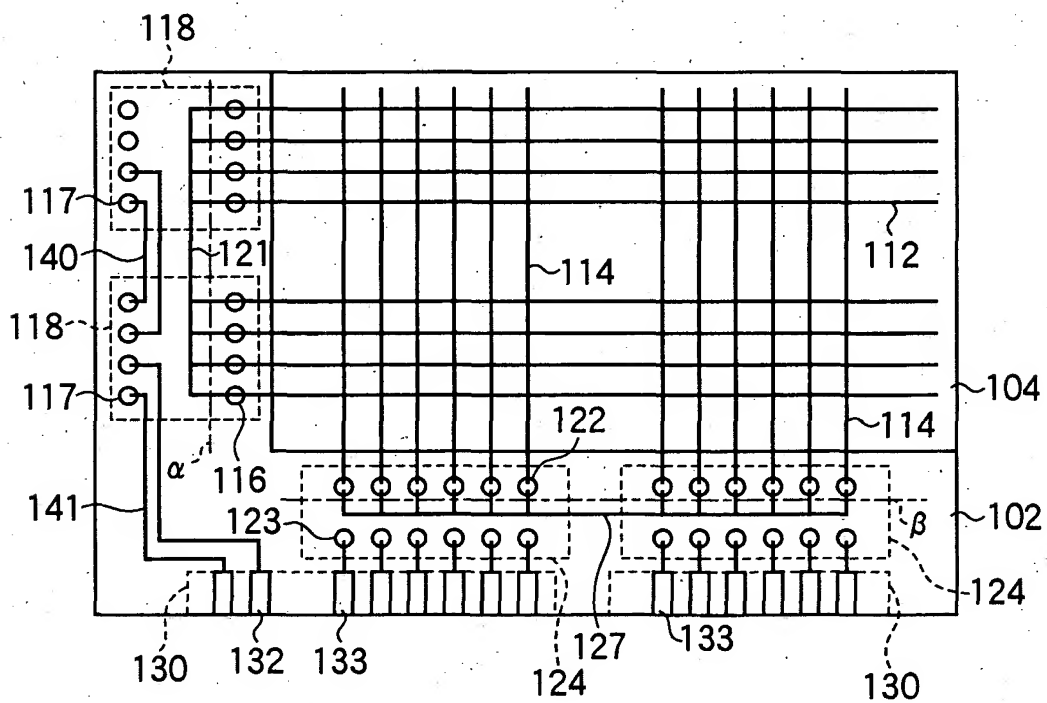
【図 7】



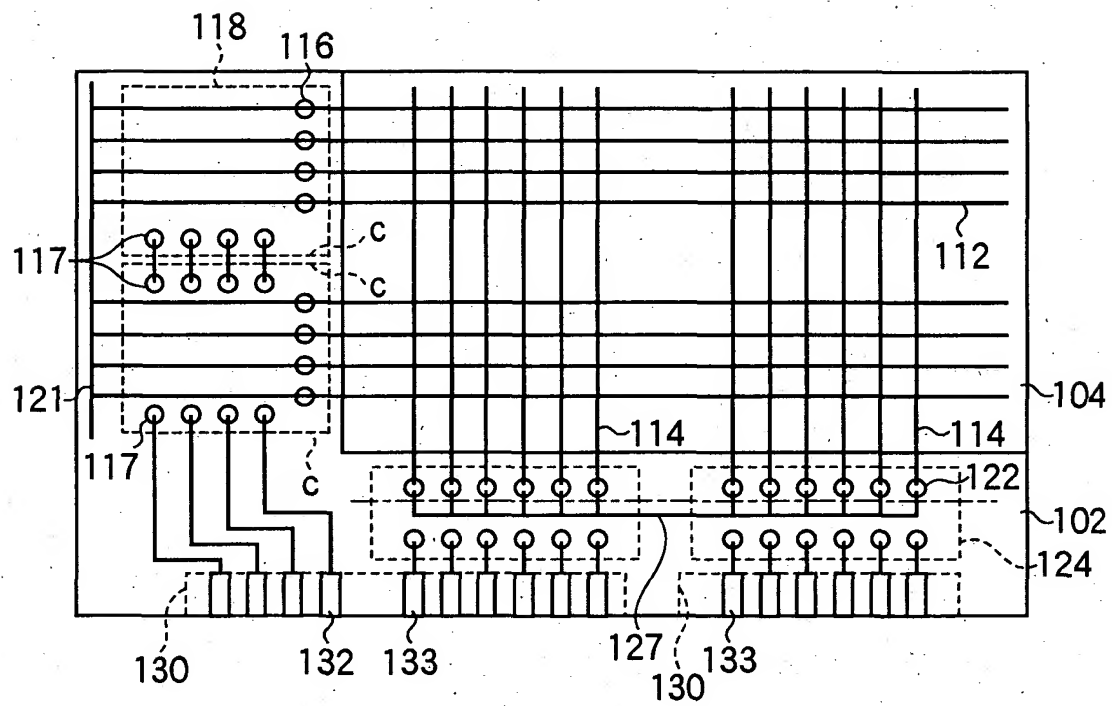
【图 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 T F T 素子の静電破壊を防止でき、狭額縁化が可能な液晶表示装置用基板及びそれを備えた液晶表示装置及びその製造方法を提供する。

【解決手段】 外部から信号が入力する端子部 4 4 と、当該信号をドライバ I C 1 8、2 4 に出力する端子部 4 2 とが、ゲートバスライン 1 2 や共通配線 2 0 と異なる導電層で形成されている。このため、共通配線 2 0 を面取り工程で除去される位置に配置しても、ゲートバスライン 1 2 を接続配線 3 4 を介して共通配線 2 0 に接続できる。これにより、面取り工程まで T F T 素子の静電破壊を防止できる。また、T F T 基板 2 の製造工程が増加することもない。さらに、端子部 3 0、4 2、4 4、接続配線 3 4、共通配線 2 0 等を複数の導電層で形成することにより平面的な制約が減少するため、設計工程で T F T 基板 2 の配線等のレイアウトが容易になり、狭額縁設計が可能になる。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [302036002]

1. 変更年月日 2002年 6月13日

[変更理由] 新規登録

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通ディスプレイテクノロジーズ株式会社